

- (19) Japanese Patent Office  
(12) **Publication of Unexamined Patent Application (A)**  
(11) Disclosure Number: **Hei 1-242500**  
(43) Date of Disclosure: 1989.09.27  
(51) International Patent Classification:  
C30B 33/00  
C30B 29/06  
H01L 21/324  
Examination Request Status: Examination not yet requested.  
Number of Claims: 2  
Total Pages: 5  
(21) Filing Number: Sho 63-071258  
(22) Date of Application: 1988.03.25  
(71) Applicant: Mitsubishi Kinzoku Kabushiki Kaisha  
5-2 Ote-machi 1-chome  
Chiyoda-ku, Tokyo-to  
(72) Inventor: Hisashi FURIYA  
c/o Mitsubishi Kinzoku Kabushiki Kaisha, Central Research Institute  
297 Kitabukkuro 1-chome  
Omiya-shi, Saitama-ken  
(72) Inventor: Yoshiaki BANBA  
c/o Mitsubishi Kinzoku Kabushiki Kaisha, Central Research Institute  
297 Kitabukkuro 1-chome  
Omiya-shi, Saitama-ken  
(72) Inventor: Yasushi SHIMANUKI  
c/o Mitsubishi Kinzoku Kabushiki Kaisha, Central Research Institute  
297 Kitabukkuro 1-chome  
Omiya-shi, Saitama-ken  
(74) Agent: Masatake SHIGA. Attorney (and two other persons)

---

## Specifications

### 1. Title of the Invention

Method for Production of Silicon Substrate

### 2. Scope of the Patent Claims

- (1) A silicon substrate production method comprising the steps of:  
holding a CZ silicon single crystal substrate in an oxidizing atmosphere at 1200°C or higher for 15 minutes or longer; and  
cooling the thermal-oxidation-treated substrate down to 500°C or below during cooling treatment that includes a step of cooling rate of 1 to 10°C/minute.

(2) A silicon substrate production method comprising the steps of:

holding a CZ silicon single crystal substrate in an oxidizing atmosphere at 1200°C or higher for 15 minutes or longer; and

cooling the thermal-oxidation-treated substrate down to 500°C or below during cooling treatment that includes a step of cooling rate of 1 to 10°C/minute, and a step of isothermal heat treatment by maintenance for 30 minutes or more at a constant temperature in the range of 800°C to 500°C.

### **3. Detailed Explanation of the Invention**

#### **[Field of Industrial Use]**

The present invention relates to the manufacture of a CZ silicon substrate in which is formed a defect free layer (DZ layer) that becomes the element active region in the vicinity of the surface and an interior gettering layer (IG layer) for absorbing contaminant substances and defects. The present invention particularly relates to increase of defect density in the IG layer in the vicinity of the DZ layer and improvement of the gettering effect.

#### **[Conventional Technology]**

When a silicon substrate is manufacturing that has this type of DZ layer and IG layer, as shown in Figure 5, the CZ silicon substrate is conventionally heated for 60 to 300 minutes at 1000°C to 1150°C, Thereafter this substrate is cooled down to 700°C to 800°C by natural radiant cooling, followed by a second heating during which the substrate is held for 2000 to 3000 minutes at this temperature.

The above mentioned high temperature heat treatment at 1000°C to 1150°C is a step that causes outward diffusion of oxygen atoms within the silicon substrate in order to form a low oxygen density region that finally becomes the DZ layer.

The above mentioned low temperature heat treatment holding the substrate at 700°C to 800°C causes precipitation of oxygen as oxygen precipitate nuclei (fine SiO<sub>2</sub>) present within the wafer to form stacking faults and form the IG layer.

In addition to the above mentioned two step heating method, a three step heating method is also sometimes adopted that carries out three isothermal heat treatment steps between the two temperatures of 700°C and 1150°C.

---

#### **[Problems to be Solved by the Invention]**

However, the silicon substrate obtained by each of the above mentioned methods has a peaked distribution of defect density along the depth direction with a central region maximum as shown in Figure 6. Therefore this results in conflicting problems (1) and (2) listed below.

(1) Defect density within the IG layer in the vicinity of the DZ layer is relatively low so that the gettering effect is sometimes insufficient. However, when low temperature heat treatment is prolonged in order to increase oxygen precipitate density within the IG layer, defects are introduced into the DZ layer which cause a worsening of device characteristics.

(2) If high temperature heat treatment, which promotes outward diffusion of oxygen atoms, is prolonged in order to sufficiently increase depth of the defect free DZ layer, part of the oxygen

precipitate nuclei within the IG layer shrink or disappear so that oxygen precipitate density drops, resulting in decrease of defect density and worsening of gettering effect.

### **[Background of the Invention]**

Therefore the inventors of the present invention carried out detailed research relating to formation of oxygen precipitate nuclei within silicon single crystal and found that formation of oxygen precipitate nuclei, which was previously through to be a one-step reaction, occurs according to the below listed two step reaction.

(1) First at a high temperature of at least 1200°C, Si atoms (interstitial Si) sandwiched in gaps of the Si lattice interact with one another to form Si clusters.

(2) Then at a low temperature of 800°C or below, oxygen atoms dissolved in the substrate precipitate upon the Si clusters so that oxygen precipitate nuclei (fine SiO<sub>2</sub>) occur.

Although the conventional method doesn't carry out heating at a temperature of 1200°C or higher, the (1) reaction is through to occur after single crystal pulling by the CZ method.

The inventors of the present invention tested the use of this knowledge for formation of an IG layer with high gettering effect by contriving the below mentioned treatment method.

### **[Means to Solve the Problems]**

The specific method for production of silicon substrate according to the present invention will be explained while referring to Figure 1.

According to this method, the CZ silicon single crystal substrate is first held in an oxidizing atmosphere (e.g., dry O<sub>2</sub>, wet O<sub>2</sub>, etc.) at a temperature of at least 1200°C for at least 15 minutes, and preferably for at least 20 minutes at a temperature of 1200°C to 1350°C.

Due to this high temperature heat treatment, Si of the surface of the silicon substrate is oxidized to generate SiO<sub>2</sub>. Then since this SiO<sub>2</sub> occupies a larger volume than Si does, Si previously in the lattice is pushed between lattice positions, so that some of the Si becomes interstitial Si and diffuses into the substrate interior.

At this time, oxygen atoms within the silicon substrate simultaneously diffuse gradually outward to form a low oxygen concentration region that becomes the DZ layer. However, since diffusion velocity of oxygen atoms is smaller than diffusion velocity of interstitial Si, as shown in Figure 2 due to this difference in velocity, a region (a) is formed of relatively high oxygen concentration and interstitial Si concentration in the IG layer near the DZ layer. Then as at least 15 minutes, preferably at least 20 minutes, pass at this temperature, the interstitial Si atoms interact to form Si clusters. These Si clusters in this state still can't act as oxygen precipitate nuclei. Moreover, at or below the previously mentioned treatment temperature of 1200°C for 15 minutes or less, the inwardly diffused interstitial Si is unable to be changed into Si clusters. However, this effect is further increased by treatment at 1200°C to 1350°C for at least 20 minutes.

Thereafter this high temperature treatment is completed, and the treated silicon substrate is cooled down to 500°C. During this cooling treatment, a cooling step is required that cools at a cooling rate of 1 to 10°C/minute at least over part of the temperature range (800°C to 500°C). An isothermal heat treatment step is also preferably added that holds the substrate during cooling at a roughly fixed temperature within the range of 800°C to 500°C for at least 30 minutes.

This cooling treatment causes a reaction between oxygen dissolved in the substrate and Si clusters formed during the above mentioned high temperature heat treatment so that oxygen precipitate nuclei are formed (fine  $\text{SiO}_2$ ): Therefore concentration of these oxygen precipitate nuclei, as shown in Figure 3, increases in the above mentioned region (a) of high concentrations of both oxygen and clusters. Furthermore, when cooling over  $1200^\circ\text{C}$  to  $500^\circ\text{C}$  at least during part of the temperature range ( $800^\circ\text{C}$  to  $500^\circ\text{C}$ ) is not carried out at a rate of 1 to  $10^\circ\text{C}/\text{minute}$ , formation of oxygen precipitate nuclei is insufficient. However, the reaction can progress if the above mentioned isothermal heat treatment is added.

After the silicon substrate is cooled down to  $500^\circ\text{C}$  by the above mentioned cooling treatment, the subsequent cooling method is arbitrary. Rapid cooling may be used, completing the method of the present invention.

Furthermore, oxygen precipitate nuclei within the silicon wafer at this time don't transform into oxygen precipitates that directly cause stacking faults. Afterwards upon performance of oxygen precipitation heat treatment or device processing, the above mentioned oxygen precipitate nuclei become oxygen precipitates which generate stacking faults.

The final defect density, similar to the oxygen precipitate nuclei density distribution of Figure 3, has a maximum value in the IG layer in the vicinity of the interface with the DZ layer. Moreover, the distribution decreases sharply toward the DZ layer. Therefore, by the above mentioned method of the present invention, gettering effect of impurities and defects from the DZ layer by the IG layer can be increased, and a highly thick and nearly defect free region can be maintained.

#### [Working Examples]

Working examples are presented next to demonstrate the effects of the present invention. CZ silicon wafers were used as samples that were 6 inch diameter,  $\langle 100 \rangle$  crystal orientation, P-doped with a resistivity of  $10 \Omega\text{cm}$ ,  $[\text{O}_i] = 0.9 \times 10^{18} \text{ atoms/cm}^3$  ( $3.0 \times 10^{17} \text{ cm}^{-3}$  calculation coefficient), and  $[\text{Cs}] = 1 \times 10^{15} \text{ atoms/cm}^3$  ( $1.1 \times 10^{17} \text{ cm}^{-3}$  calculation coefficient).

#### (Working Examples 1 through 3)

The above mentioned silicon wafer first underwent high temperature heat treatment in an oxidizing atmosphere. Thereafter the atmosphere within the furnace was switched to  $\text{N}_2$  gas, followed by cooling at  $2^\circ\text{C}/\text{minute}$  down to  $500^\circ\text{C}$ . Isothermal heat treatment was carried out during this cooling at  $600^\circ\text{C}$  for 50 minutes. The wafer was cooled rapidly after  $500^\circ\text{C}$ . Other conditions are listed below.

Working Example 1 high temperature heat treatment conditions:

wet  $\text{O}_2$  atmosphere,  $1280^\circ\text{C}$  for 180 minutes.

Working Example 2 high temperature heat treatment conditions:

wet  $\text{O}_2$  atmosphere,  $1200^\circ\text{C}$  for 240 minutes.

Working Example 3 high temperature heat treatment conditions:

dry  $\text{O}_2$  atmosphere,  $1280^\circ\text{C}$  for 180 minutes.

#### (Comparative Examples 1 through 3)

The silicon wafer underwent the first heat treatment in  $\text{N}_2$  gas. Then after natural cooling (or heating), the silicon wafer underwent the second heat treatment, followed by rapid cooling. Other conditions are listed below.

**Comparative Example 1:**

first heat treatment at 1150°C for 180 minutes,  
cooling rate of 5°C/minute,  
second heat treatment at 700°C for 3000 minutes.

**Comparative Example 2:**

first heat treatment at 700°C for 3000 minutes,  
cooling rate of 5°C/minute,  
second heat treatment at 1150°C for 180 minutes.

*[TRANSLATOR'S NOTE: This looks like an error in the source text. How can the second heat treatment be at a higher temperature than the first heat treatment?]*

**Comparative Example 3:**

first heat treatment at 1150°C for 240 minutes,  
cooling rate of 5°C/minute,  
second heat treatment at 700°C for 3000 minutes.

Then selective etching and optical microscopic examination were used to determine density of oxygen precipitates (units =  $\times 10^6 \text{ cm}^{-3}$ ) at two locations: in the vicinity of the DZ layer (50  $\mu\text{m}$  from the wafer surface) and in the center of the IG layer. These results are shown in the table below.

	Vicinity of the DZ Layer	Center of the IG Layer
Working example 1	200	80
Working example 2	80	50
Working example 3	100	80
Comparative example 1	5	8
Comparative example 2	30	60
Comparative example 3	7	10

The above mentioned working examples 1 through 3 had a marked increase in defect density in the IG layer in the vicinity of the DZ layer.

**(Working Examples 4 though 6)**

The utilized silicon wafer was the same type as mentioned above. After holding the wafer at 1280°C for 180 minutes, the wafer was then cooled to 500°C at a rate of 2°C/minute. During this cooling, the wafer was held for 50 minutes at 600°C. Furthermore, wet O<sub>2</sub>, dry O<sub>2</sub>, or N<sub>2</sub> were used as the atmosphere during 1280°C treatment. The atmosphere during cooling was N<sub>2</sub> for all these working examples. *[TRANSLATOR'S NOTE: This looks like an error in the source text. How can high temperature treatment in N<sub>2</sub> be considered part of one of the working examples of the invention?]*

Thereafter heat treatment was carried out in dry O<sub>2</sub> at 700°C for 48 hours, followed by 24 hours of heat treatment at 1000°C. Then oxygen precipitate density was measured by selective etching and observation with an optical microscope. These results are shown in Figure 4.

As made clear by this graph, those wafers that underwent high temperature heat treatment in an oxidizing atmosphere had a marked increase in oxygen precipitate density in the vicinity of the wafer surface, suggesting that Si interstitials diffused inwardly from the wafer surface and increased the concentration of oxygen precipitate nuclei. Moreover, when wet  $O_2$ , which is strongly oxidizing, was used, this effect was quite marked in comparison to the use of dry  $O_2$ .

#### **[Results of the Invention]**

As explained above, during the silicon substrate production method of the present invention, interstitial Si, which has a diffusion velocity high than that of oxygen atoms, is first made to diffuse toward the interior of the substrate during high temperature heat treatment. Within the IG layer in the vicinity of the DZ layer, a region is formed that has an oxygen concentration and an interstitial Si concentration that both are high, and the interstitial Si is transformed into Si clusters.

Then by cooling treatment, concentration of these oxygen precipitate nuclei becomes high in the IG layer in the vicinity of the DZ layer due to formation of oxygen precipitate nuclei (fine  $SiO_2$ ) by reaction of these Si clusters with oxygen.

Within the silicon substrate obtained in this manner, oxygen precipitate nuclei form oxygen precipitates which form stacking faults due to carrying out of oxygen precipitation heat treatment or device treatment. Therefore a marked increase in defect density occurs within the IG layer in the vicinity of the interface with the DZ layer. Moreover, the distribution of defects drops off rapidly toward the DZ layer side.

Therefore by the method of the present invention, gettering effect of the IG layer toward impurities and defects from the DZ layer is increased, and a silicon substrate can be obtained that is capable of maintaining a thick and nearly defect free region.

Furthermore, during the above mentioned cooling treatment, when an isothermal heat treatment step is provided comprising holding at a fixed temperature for at least 30 minutes in the temperature range of 800°C to 500°C, formation of oxygen precipitates is promoted, and an increase of the above mentioned effects becomes possible.

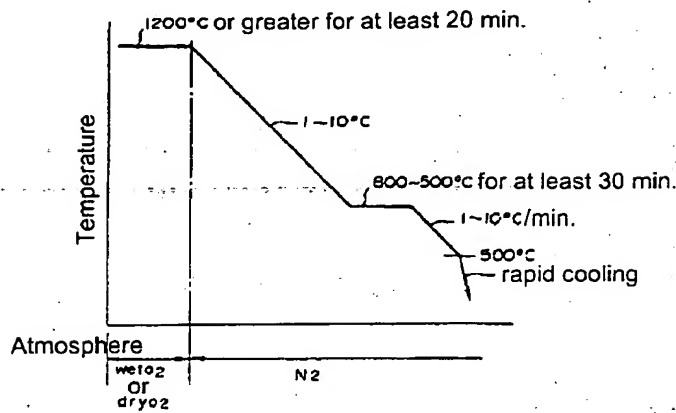
#### **4. Simple Explanation of Figures**

Figure 1 through Figure 6 are all graphs showing the results of working examples of the silicon substrate production method of the present invention.

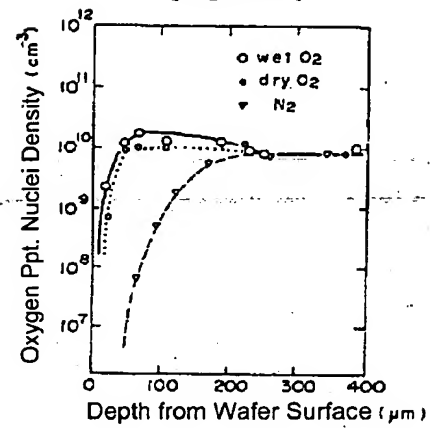
---

Applicant: Mitsubishi Metal Corporation

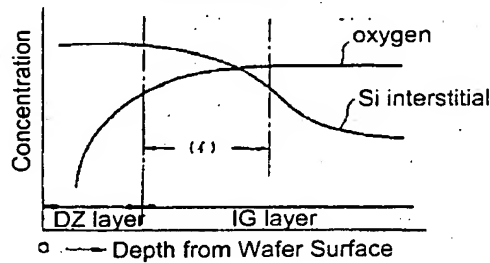
[Figure 1]



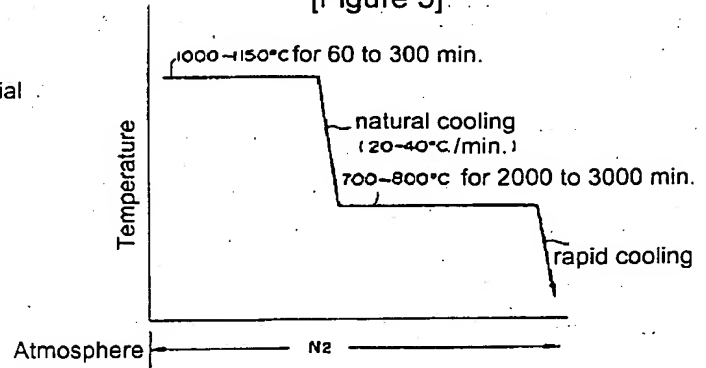
[Figure 4]



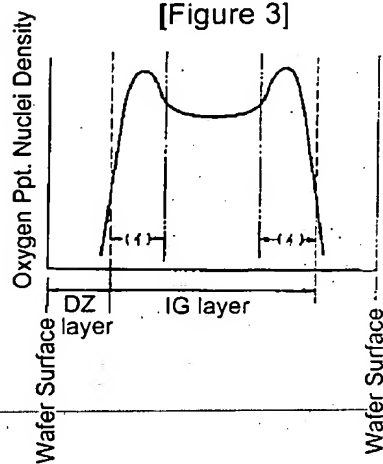
[Figure 2]



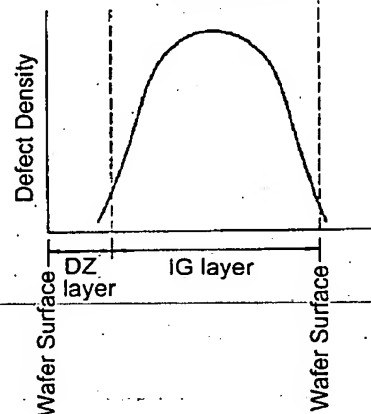
[Figure 5]



[Figure 3]



[Figure 6]



## PRODUCTION OF SILICON SUBSTRATE

Patent Number: JP1242500  
 Publication date: 1989-09-27  
 Inventor(s): FURIYA HISASHI; others: 02  
 Applicant(s):: MITSUBISHI METAL CORP  
 Requested Patent: ☐ JP1242500

Application Number: JP19880071258 19880325  
 Priority Number(s):  
 IPC Classification: C30B33/00 ; C30B29/06 ; H01L21/324  
 EC Classification:  
 Equivalents:

### Abstract

**PURPOSE:** To improve a gettering effect and to increase the thickness of a defect zero layer (DZ layer) by specifying heat treatment conditions at the time of producing a substrate having the DZ layer and a gettering layer (IG layer) which internally absorbs contaminating materials and detects by heating a CZ silicon substrate.

**CONSTITUTION:** The single crystal substrate of CZ silicon is held for  $\geq 15$  minutes at  $\geq 1200$  deg.C in an oxidizing atmosphere. The Si atoms (interlattice Si) bleeding to the spacings of the Si lattices act on each other to form latent nuclei (Si clusters). The substrate is then cooled down to  $\leq 500$  deg.C in a cooling treatment including a stage of slowly cooling the substrate at 1-10 deg.C/min cooling rate. Further, the substrate is held for  $\geq 30$  minutes at about the specified temp. within 800-500 deg.C during the course of the cooling. The O atoms dissolved in the substrate are precipitated to the above-mentioned latent nuclei by this treatment, by which the oxygen precipitation nuclei (fine SiO<sub>2</sub>) are generated.

Data supplied from the esp@cenet database - I2



## ⑫ 公開特許公報(A) 平1-242500

⑪ Int.Cl.<sup>4</sup>

識別記号

庁内整理番号

⑬ 公開 平成1年(1989)9月27日

C 30 B 33/00

8518-4G

29/06

8518-4G

H 01 L 21/324

7738-5F 審査請求 未請求 請求項の数 2 (全5頁)

⑭ 発明の名称 シリコン基板の製造方法

⑮ 特 願 昭63-71258

⑯ 出 願 昭63(1988)3月25日

⑰ 発 明 者 降 屋 久 埼玉県大宮市北袋町1丁目297番地 三菱金属株式会社中央研究所内

⑱ 発 明 者 番 場 義 明 埼玉県大宮市北袋町1丁目297番地 三菱金属株式会社中央研究所内

⑲ 発 明 者 島 貫 康 埼玉県大宮市北袋町1丁目297番地 三菱金属株式会社中央研究所内

⑳ 出 願 人 三菱金属株式会社 東京都千代田区大手町1丁目5番2号

㉑ 復代理人 弁理士 志賀 正武 外2名

## 明 細 書

## 1. 発明の名称

シリコン基板の製造方法

## 2. 特許請求の範囲

(1) CZシリコン単結晶基板を、酸化雰囲気中において1200℃以上で15分以上保持し、次に冷却速度1~10℃/分で徐冷する徐冷工程を含む冷却処理により500℃以下まで冷却すること

とを特徴とするシリコン基板の製造方法。

(2) CZシリコン単結晶基板を、酸化雰囲気中において1200℃以上で15分以上保持し、次に冷却速度1~10℃/分の徐冷工程と、800~500℃の範囲の一定温度で30分以上保持する等温熱処理工程とを含む冷却処理により、500℃以下まで冷却することを特徴とするシリコン基板の製造方法。

## 3. 発明の詳細な説明

「産業上の利用分野」

本発明は、表面近傍に素子活性領域となる無欠

陥層(DZ層)、内部に汚染物質や欠陥を吸収するゲッタリング層(IG層)を形成したCZシリコン基板の製造方法に係わり、特に、DZ層近傍におけるIG層中の欠陥密度を高め、ゲッタリング効果を高める改良に関する。

「従来の技術」

この種のDZ層およびIG層を有するシリコン基板を製造する場合、従来では、第5図に示すように、CZシリコン基板を1000~1150℃

において60~300分加熱した後、この基板を自然放熱により700~800℃まで冷却し、さらに、この温度で2000~3000分等温に保つ2段階加熱法が主に採られている。

上記1000~1150℃での高温熱処理は、シリコン基板内の酸素原子を外方に拡散させ、最終的にDZ層となる酸素密度の低い領域を形成するための工程である。

一方、上記700~800℃に保持する低温熱処理は、ウエハ中に存在する酸素析出核(微細なSiO<sub>2</sub>)において酸素を析出させ、酸素析出物を

形成し、さらにこれを積層欠陥に発展させてIG層を形成するための工程である。

なお、上記の2段階加熱法以外に、700～1150℃内の2温度においてそれぞれ等温熱処理を行なう3段階加熱法も一部で採られている。

#### 「発明が解決しようとする課題」

ところで、上記各方法によって得られるシリコン基板では、深さ方向での欠陥密度が、第6図に示すように中央部で極大となる山形をなし、このため以下のように互いに相反する問題①、②を生じている。

①IG層内の欠陥密度がDZ層の近傍において比較的小さく、ゲッタリング効果が不十分な場合がある。しかし、IG層中の酸素析出密度を高くするために低温熱処理を延長すると、欠陥がDZ層にまで侵入し、デバイス特性を悪化させる。

②一方、無欠陥のDZ層の厚さを十分大きくするために、酸素原子の外方拡散を促進する目的で高温熱処理を延長すると、IG層中の酸素析出核の一部が収縮または消滅して酸素析出物密度が低

#### 「課題を解決するための手段」

以下、本発明に係わるシリコン基板の製造方法を、第1図を参照しつつ具体的に説明する。

この方法ではまず、CZシリコン単結晶基板を、 $\text{H}_2\text{O}$ 、 $\text{H}_2\text{O}_2$ 等の酸化雰囲気中において1200℃以上で15分以上、望ましくは1200℃～1350℃で20分以上保持する。

この高温熱処理により、シリコン基板の表面のSiが酸化されて $\text{SiO}_2$ が生成する。すると、この $\text{SiO}_2$ はSiよりも占有体積が大きいので、もとは格子位置にあったSiが格子間に押し出され、その一部が格子間Siとなって基板内方へ拡散していく。

この時、同時にシリコン基板内の酸素原子が順次外方に拡散して、酸素濃度の低いDZ層となる領域が形成されていく。ところが、酸素原子の拡散速度は格子間Siの拡散速度よりも小さいため、IG層中のDZ層に近い部分には、この速度差により、第2図に示すように酸素濃度と格子間Si濃度が共に比較的高い領域(I)が形成される。そ

下し、結果的に欠陥密度が低下してゲッタリング効果が悪化する。

#### 「発明の背景」

そこで本発明者らは、シリコン単結晶中の酸素析出核の形成について詳細に研究を行ない、従来は1段階反応として考えられていた酸素析出核の形成が、以下のような2段階反応からなることを解明した。

①まず、1200℃以上の高温時に、Si格子の間隙にはみ出したSi原子(格子間Si)が相互に作用して潜在核(Siクラスター)を形成する。

②次に、800℃以下の低温時に、基板中に溶存している酸素原子が前記潜在核に析出し、酸素析出核(微細な $\text{SiO}_2$ )を生じるのである。

なお従来法では1200℃以上の加熱を行っていないが、①の反応はCZ法による単結晶引き上げ後に起こっていると考えられる。

本発明者らは、この知見を応用してゲッタリング効果の高いIG層を形成することを検討し、次のような処理法を案出するに至った。

してさらに、この温度で15分以上、望ましくは20分以上経過すると、格子間Siが相互に影響して潜在核(Siクラスター)が形成される。なお、この潜在核は、この状態ではまだ酸素析出核として作用しない。また、前記処理温度が1200℃以下あるいは15分以下では、内方拡散した格子間SiをSiクラスターに変化させることができず、一方、1200～1350℃および20分以上の範囲であればその効果をさらに高められる。

次に、上記高温処理の完了したシリコン基板を、500℃まで冷却する。この冷却処理に際しては、少なくとも一部の温度範囲(800～500℃)において冷却速度1～10℃/分で徐冷する徐冷工程が必ず必要で、さらに冷却途中に800～500℃内の略一定温度で30分以上保持する等温熱処理工程を加えるのが望ましい。

この冷却処理においては、前記高温熱処理で形成された潜在核(Siクラスター)が、基板中に溶存している酸素と反応して酸素析出核(微細な $\text{SiO}_2$ )を形成する。したがって、この酸素析出核の

濃度は、第3図に示すように、酸素およびクラスターの濃度が双方とも高い前記領域(イ)において極大となる。なお、1200~500℃の間で少なくとも一部の温度範囲(800~500℃)において1~10℃/分で徐冷しないと、酸素析出核形成が十分行なわれない。一方、前記等温熱処理を加えた場合には反応を促進することができる。

上記冷却処理により、シリコン基板が500℃まで冷却したら、後の冷却方法は任意で、急冷してもよく、これで本発明の方法は完了する。

なお、この時点では、シリコン基板中の酸素析出核が、積層欠陥を直接引き起こす酸素析出物に変質していないが、この後に酸素析出熱処理やデバイス処理を施すことにより、前記酸素析出核が酸素析出物を経て積層欠陥を発生させる。

そして最終的な欠陥密度は、第3図の酸素析出核密度分布と略同様に、DZ層との境界近傍のIG層内で極大値をとり、しかもDZ層側に向けて急激に減少する分布となる。したがって、上記本発明の方法によれば、IG層によるDZ層からの

不純物や欠陥のゲッタリング効果を高めることができるとともに、略完全な無欠陥領域の厚みを大きく確保できる。

#### 「実験例」

次に実験例を挙げて、本発明の効果を実証する。

なお、サンプルとしては、6"φ、結晶方位P(100)、抵抗率 $10\Omega\text{cm}$ 、 $[\text{O}] = 0.9 \times 10^{18}\text{atoms/cm}^3$  (換算係数 $1.0 \times 10^{17}\text{cm}^{-3}$ )、 $[\text{C}] = 1 \times 10^{18}\text{atoms/cm}^3$  (換算係数 $1.1 \times 10^{17}\text{cm}^{-3}$ )のCZシリコン基板を用いた。

#### (実験例1~3)

前記シリコン基板を、酸化雰囲気内において高温熱処理した後、炉内雰囲気を $\text{N}_2$ ガスに代えて500℃まで2℃/分で徐冷し、その途中600℃で50分間の等温熱処理を行ない、500℃からは急冷した。他の条件は以下の通りである。

実験例1の高温熱処理条件：

$\text{wet O}_2$  雰囲気、1280℃×180分

実験例2の高温熱処理条件：

$\text{wet O}_2$  雰囲気、1200℃×240分

実験例3の高温熱処理条件：

$\text{dry O}_2$  雰囲気、1280℃×180分

(比較例1~3)

シリコン基板を $\text{N}_2$ ガス中で第1熱処理し、自然冷却(あるいは加熱)した後、第2熱処理して急冷した。他の条件を以下に示す。

比較例1 第1熱処理：1150℃×180分

冷却速度：5℃/分

第2熱処理：700℃×3000分

比較例2 第1熱処理：700℃×3000分

加熱速度：5℃/分

第2熱処理：1150℃×180分

比較例3 第1熱処理：1050℃×240分

冷却速度：5℃/分

第2熱処理：700℃×3000分

次に、以上計6枚の基板について、DZ層近傍(基板表面から50μm)とIG層中央部の2箇所、選択エッチングと顕微鏡観察により酸素析出物密度(単位： $\times 10^4$ 個/ $\text{cm}^2$ )を測定した。その結果を次表に示す。

	DZ層近傍	IG層中央
実験例1	200	80
実験例2	80	50
実験例3	100	80
比較例1	5	8
比較例2	30	60
比較例3	7	10

以上のように実験例1~3では、DZ層近傍でIG層中の欠陥密度が著しく高くなった。

#### (実験例4~6)

前記と同じシリコン基板を用い、1280℃で180分保持後、引き続き500℃まで2℃/分で徐冷し、その途中600℃で50分保持した。なお、1280℃処理中の雰囲気としては $\text{wet O}_2$ 、 $\text{dry O}_2$ 、 $\text{N}_2$ を用い、冷却中は全て $\text{N}_2$ とした。

その後、 $\text{dry O}_2$ 中で700℃×48時間および1000℃×24時間熱処理し、選択エッチングと顕微鏡観察により酸素析出物密度を測定した。その結果を第4図に示す。

このグラフから明らかなように、酸化雰囲気で

高温熱処理したものでは、基板表面近傍で酸素析出物密度が著しく高く、格子間Siが基板表面側から内方に拡散して酸素析出核密度を高めたことを示唆している。また、酸化力の強いwetO<sub>2</sub>を用いた場合は、dryO<sub>2</sub>の場合に比してその効果が顕著である。

#### 「発明の効果」

以上説明したように、本発明のシリコン基板の製造方法においては、まず高温熱処理により、酸素原子の拡散速度よりも大きな速度で格子間Siを基板内方へ拡散させ、IG層中のDZ層に近い部分に、酸素濃度と格子間Si濃度が共に高い領域を形成し、さらに格子間Siを潜在核(Siクラスタ)に変質させる。

次に冷却処理により、前記潜在核と酸素とを反応させて酸素析出核(微細なSiO<sub>2</sub>)を形成するため、この酸素析出核の濃度は、IG層中のDZ層に近い部分において極大となる。

こうして得られたシリコン基板は、酸素析出熱処理やデバイス処理を施されることにより、酸素

析出核が酸素析出物を経て膜層欠陥に変質するため、最終的な欠陥密度は、DZ層との境界近のIG層内で著しく大きな極大値をとり、しかもDZ層側に向けて急激に減少する分布となる。

したがって本発明の方法によれば、IG層によるDZ層からの不純物や欠陥のグッタリング効果が高く、しかも略完全な無欠陥領域の厚みを大きく確保できるシリコン基板を得ることができる。

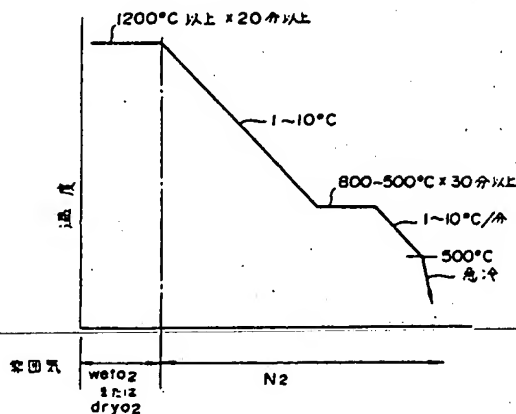
なお、前記冷却処理中に、800～500℃の範囲の一定温度で30分以上保持する等温熱処理工程を設けた場合には、酸素析出核の形成を促進し、上記効果を高めることが可能である。

#### 4. 図面の簡単な説明

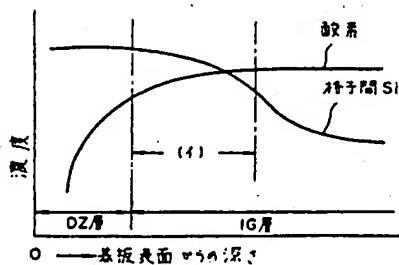
第1図ないし第6図は、いずれも本発明のシリコン基板の製造方法の実験例の結果を示すグラフである。

出願人 三菱金属株式会社

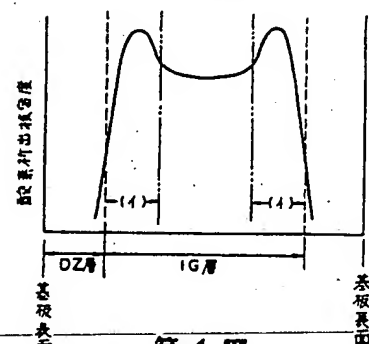
第1図



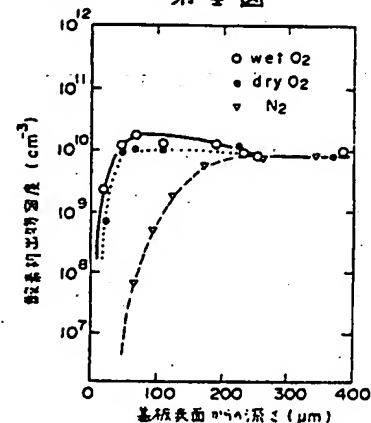
第2図



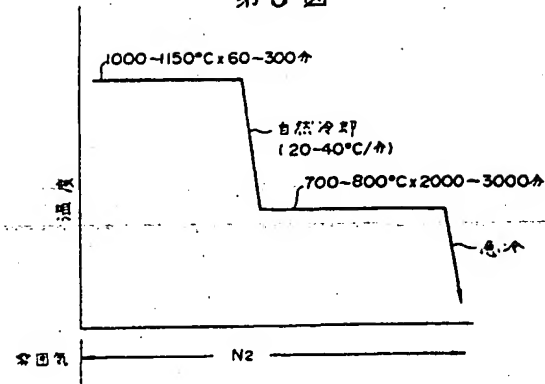
第3図



第4図



第5図



第6図

